

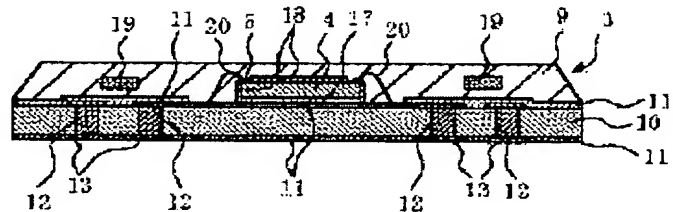
METHOD AND STRUCTURE OF MOUNTING SEMICONDUCTOR DEVICE, AND SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING THE SAME

Patent number: JP2003092376
Publication date: 2003-03-28
Inventor: SAWADA KOICHI
Applicant: SONY CORP
Classification:
- **International:** H01L23/12
- **European:**
Application number: JP20010281177 20010917
Priority number(s): JP20010281177 20010917

Abstract of JP2003092376

PROBLEM TO BE SOLVED: To provide a method and a structure of mounting a semiconductor device which prevents the warp of members due to thermal expansion and thereby enables to obtain good electrical characteristics for connecting sections, and also to provide a semiconductor device and a method of manufacturing the same.

SOLUTION: In a resin mold 9, iron-made reinforcing materials 19 are buried on the sides of a semiconductor chip 4 to fabricate a semiconductor device 3. Consequently, the mechanical strength of the resin mold 9 is increased, resulting on increasing a resistance of the resin mold 9 to expansion and shrinkage due to heat, which effectively prevents the warp of members. Even at the time of heating for reflow mounting the semiconductor device 3 on a mother board 2, the warp of the members due to a difference in coefficient of thermal expansion between each member can be suppressed, thereby increasing the bonding reliability in mounting.



(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2003-92376

(P2003-92376A)

(43) 公開日 平成15年3月28日 (2003.3.28)

(51) Int.Cl.⁷

H 0 1 L 23/12

識別記号

5 0 1

F I

H 0 1 L 23/12

テ-マ-ト (参考)

5 0 1 W

審査請求 未請求 請求項の数28 O L (全 11 頁)

(21) 出願番号 特願2001-281177(P2001-281177)

(22) 出願日 平成13年9月17日 (2001.9.17)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 沢田 浩一

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100076059

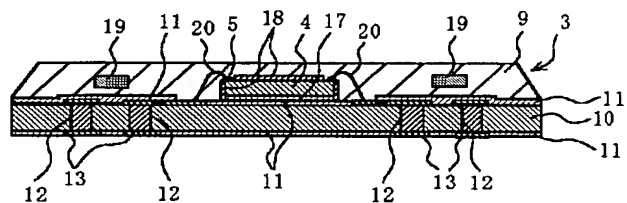
弁理士 逢坂 宏

(54) 【発明の名称】 半導体装置の実装方法及びその実装構造、並びに半導体装置及びその製造方法

(57) 【要約】

【課題】 熱膨張によって部材が反ることがなく、接続部の良好な電気特性が得られる半導体装置の実装方法及びその実装構造、並びに半導体装置及びその製造方法を提供すること。

【解決手段】 半導体チップ4の外側方のモールド樹脂9に鉄製の補強材19を埋設して半導体装置3を形成する。これにより、モールド樹脂9の機械的強度が強化されるため、熱によるモールド樹脂9の膨張及び収縮に対する抵抗力が大きくなり、これによって部材の反りを効果的に抑えることができる。従って、半導体装置3をマザー基板2に実装する際のリフロー加熱時にも、各部材の熱膨張係数の差による反りが抑制され、実装の接合信頼性を向上させることができる。



【特許請求の範囲】

【請求項 1】 半導体チップが封止材によって封止された半導体装置において、前記封止材に補強部が内設されていることを特徴とする、半導体装置。

【請求項 2】 半導体チップが封止材によって封止され、この封止材に補強部が内設されている半導体装置が、配線基板に実装されている半導体装置の実装構造。

【請求項 3】 前記半導体チップの少なくとも側方に前記補強部が内設されている、請求項 1 又は 2 のいずれか 1 項に記載した半導体装置又は半導体装置の実装構造。

【請求項 4】 前記補強部が前記封止材に埋設された補強材からなる、請求項 1 又は 2 のいずれか 1 項に記載した半導体装置又は半導体装置の実装構造。

【請求項 5】 前記補強材の少なくとも前記配線基板側に前記封止材が存在している、請求項 4 に記載した半導体装置又は半導体装置の実装構造。

【請求項 6】 前記補強材の厚さ t と、前記配線基板とは反対側における前記封止材の厚さ d との比が、 $0 \leq d/t$ である、請求項 5 に記載した半導体装置又は半導体装置の実装構造。

【請求項 7】 前記 d/t が $0 < d/t \leq 5$ 、1 である、請求項 6 に記載した半導体装置又は半導体装置の実装構造。

【請求項 8】 前記補強材の幅 W と、前記補強材の外側方における前記封止材の幅 L との比が、 $0 \leq L/W$ である、請求項 5 に記載した半導体装置又は半導体装置の実装構造。

【請求項 9】 前記 L/W が $0 < L/W \leq 20$ 、0 である、請求項 8 に記載した半導体装置又は半導体装置の実装構造。

【請求項 10】 前記補強材が分割されている、請求項 5 に記載した半導体装置又は半導体装置の実装構造。

【請求項 11】 前記補強材の外辺長さ A と、この補強材の外側方における前記封止材の幅 M との比が、 $0 \leq M/A$ である、請求項 10 に記載した半導体装置又は半導体装置の実装構造。

【請求項 12】 前記 M/A が $0 < M/A \leq 0.61$ である、請求項 11 に記載した半導体装置又は半導体装置の実装構造。

【請求項 13】 接続孔又は導体パターンが形成された基体上に前記半導体チップが固定され、この半導体チップが前記導体パターンに接続されて前記接続孔に電氣的に導通されている、請求項 1 又は 2 に記載した半導体装置又は半導体装置の実装構造。

【請求項 14】 前記半導体装置が LGA (Land Grid Array) 又は BGA (Ball Grid Array) 方式によって前記配線基板に接続されている、請求項 1 又は 2 に記載した半導体装置又は半導体装置の実装構造。

【請求項 15】 半導体チップを封止材によって封止する工程と、前記封止材に補強部を内設する工程とを有す

る、半導体装置の製造方法。

【請求項 16】 半導体チップを封止材によって封止する工程と、この封止材に補強部が内設された半導体装置を配線基板に接続する工程とを有する、半導体装置の実装方法。

【請求項 17】 前記半導体チップの少なくとも側方に前記補強部を内設する、請求項 15 又は 16 のいずれか 1 項に記載した半導体装置の製造方法又は半導体装置の実装方法。

【請求項 18】 前記補強部を前記封止材に埋設した補強材にて構成する、請求項 15 又は 16 のいずれか 1 項に記載した半導体装置の製造方法又は半導体装置の実装方法。

【請求項 19】 前記補強材の少なくとも前記配線基板側に前記封止材を存在させる、請求項 18 に記載した半導体装置の製造方法又は半導体装置の実装方法。

【請求項 20】 前記補強材の厚さ t と、前記配線基板とは反対側における前記封止材の厚さ d との比を、 $0 \leq d/t$ にする、請求項 19 に記載した半導体装置の製造方法又は半導体装置の実装方法。

【請求項 21】 前記 d/t を $0 < d/t \leq 5$ 、1 にする、請求項 20 に記載した半導体装置の製造方法又は半導体装置の実装方法。

【請求項 22】 前記補強材の幅 W と、前記補強材の外側方における前記封止材の幅 L との比を、 $0 \leq L/W$ にする、請求項 19 に記載した半導体装置の製造方法又は半導体装置の実装方法。

【請求項 23】 前記 L/W を $0 < L/W \leq 20$ 、0 にする、請求項 22 に記載した半導体装置の製造方法又は半導体装置の実装方法。

【請求項 24】 前記補強材を分割する、請求項 19 に記載した半導体装置の製造方法又は半導体装置の実装方法。

【請求項 25】 前記補強材の外辺長さ A と、この補強材の外側方における前記封止材の幅 M との比を、 $0 \leq M/A$ にする、請求項 24 に記載した半導体装置の製造方法又は半導体装置の実装方法。

【請求項 26】 前記 M/A を $0 < M/A \leq 0.61$ にする、請求項 25 に記載した半導体装置の製造方法又は半導体装置の実装方法。

【請求項 27】 接続孔又は導体パターンが形成された基体上に前記半導体チップを固定し、この半導体チップを前記導体パターンに接続して前記接続孔に電氣的に導通させる、請求項 15 又は 16 に記載した半導体装置の製造方法又は半導体装置の実装方法。

【請求項 28】 前記半導体装置を LGA (Land Grid Array) 又は BGA (Ball Grid Array) 方式によって前記配線基板に接続する、請求項 15 又は 16 に記載した半導体装置の製造方法又は半導体装置の実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、接続部の良好な電気特性が得られる半導体デバイスの実装方法及びその実装構造、並びに半導体装置及びその製造方法に関するものである。

【0002】

【従来の技術】近年、半導体装置及びそれを実装する多層プリント配線基板は、小型薄型化、高性能化、高速化、高信頼性化が求められている。例えば、半導体装置は小型薄型化の要求から、ピン挿入型のパッケージから表面実装型のパッケージへと移行が進み、半導体チップの大きさはほぼ同じ大きさのCSP (Chip Size Package) と称される半導体装置も開発され、使用されるようになってきた。

【0003】これらのCSPは例えば図15に示すように、一般に回路配線を有する中間基板10に半導体チップ4を搭載し、回路配線6及び8と半導体チップ4を金ワイヤー20等で電気的に接続した後に、封止樹脂9で半導体チップ4及び金ワイヤー20を封止する構造になっており、この状態の半導体装置3Aがはんだペースト1を介して配線基板(図示せず)に結合される。そして、実装形態も種々であるが、使用頻度が多くなってきた型としては、CSPにはんだボールが予め取り付けられているBGA (Ball Grid Array) 型や、はんだを印刷して実装するLGA (Land Grid Array) 型が存在する。

【0004】当初は、その名の通りに電極として数十ピンしか持たず、半導体チップ4の大きさはほぼ同じ大きさであったCSPも、近年になり様々な機能が盛り込まれ始めたことから、それを出力するためのピン数が数百以上に増え、そのため内部の半導体チップ4の大きさは変らないが、中間基板10と封止樹脂9の表面積が増える傾向が顕著になってきた。

【0005】

【発明が解決しようとする課題】しかしながら、これらのCSPはリフロー炉で加熱することによりはんだを溶かし、中間基板10の電極と配線基板の電極を接続する実装手法がとられるが、半導体装置全体が薄く形成される傾向があるため、リフローの際の加熱により例えば図16に示すように、中間基板10や封止樹脂9が実装時に熱膨張して反りが発生し、中間基板10と封止樹脂9が増えた近年のCSPでは、はんだの厚み以上の反り(例えば0.072mm)が発生してしまい、部分的に、例えば図16のような反りが発生した場合は内側の電極においてははんだが接着せず、実装不良を発生する現象が頻発するようになってきた。このような現象はLGA及びBGAタイプ双方に発生している。

【0006】そして、これらのCSPはたとえ実装できたとしても、実装後の使用時の温度変化によって、中間基板10と封止樹脂9の熱膨張係数の差によって発生す

る熱応力も大きいために、接続部であるはんだバンプに集中する応力、歪みも大きくなり、はんだバンプが破壊して導通不良になってしまうなどの問題を発生している。

【0007】従来は、このような反り防止の一般的な対策として、それぞれの材料の線膨張係数の差を小さくする対策がとられていたが、封止樹脂9と中間基板10とは根本的に素材が異なるものであるため、現実には完全に反りをなくすことができなかった。

【0008】また、近年になり環境問題の点から、はんだが従来までの有鉛の共晶はんだから無鉛はんだに変更されつつあるため、素材の違いにより、リフロー炉の温度が20~30℃も上がってしまい、更に反りが助長される傾向があり、このために実装不良は現在大変重要な問題となっている。

【0009】一般に、中間基板10には銅等の薄膜金属を用いた回路配線6、8が施されており、また、それらを保護するためにガラス繊維等が加えられて強化されており、樹脂単体を用いる封止樹脂よりも線膨張係数は小さくなっている。

【0010】そこで本発明の目的は、熱膨張によって部材が変形することなく、接続部の良好な電気特性が得られる半導体装置の実装方法及びその実装構造、並びに半導体装置及びその製造方法を提供することにある。

【0011】

【課題を解決するための手段】即ち、本発明は、半導体チップが封止材によって封止された半導体装置において、前記封止材に補強部が内設されていることを特徴とする、半導体装置(以下、本発明の半導体装置と称する。)に係るものである。

【0012】本発明の半導体装置によれば、封止材に補強部が内設されているので、封止材の機械的強度が強化され、熱によるこの封止材の膨張及び収縮に対する抵抗力が大きくなり、これによって反りを効果的に抑えることができる。

【0013】また、本発明は半導体チップが封止材によって封止され、この封止材に補強部が内設されている半導体装置が、配線基板に実装されている半導体装置の実装構造(以下、本発明の実装構造と称する。)に係るものである。

【0014】本発明の実装構造によれば、上記した本発明の半導体装置が配線基板に実装されているので、上記半導体装置と同様な効果が奏せられる実装構造を提供することができる。

【0015】また、本発明は、半導体チップを封止材によって封止する工程と、前記封止材に補強部を内設する工程とを有する、半導体装置の製造方法(以下、本発明の製造方法と称する。)に係るものである。

【0016】本発明の製造方法によれば、上記した本発

明の半導体装置と同様に製造されるので、上記半導体装置と同様な効果が奏せられる再現性の良い製造方法を提供することができる。

【0017】また、本発明は、半導体チップを封止材によって封止する工程と、この封止材に補強部が内設された半導体装置を配線基板に接続する工程とを有する半導体装置の実装方法（以下、本発明の実装方法と称する。）に係るものである。

【0018】本発明の実装方法によれば、上記した本発明の実装構造と同様に実装されるので、上記実装構造と同様な効果が奏せられる再現性の良い実装方法を提供することができる。

【0019】

【発明の実施の形態】以下、本発明の好ましい実施の形態を説明する。

【0020】上記した本発明の半導体装置、実装構造、製造方法及び実装方法においては、前記半導体チップの少なくとも側方に前記補強部が内設されていることが、封止材の膨張や収縮に対する抵抗力が高められて半導体チップの反りを抑制できる点で望ましい。

【0021】この場合、前記補強部が前記封止材に埋設された補強材からなり、前記補強材の少なくとも前記配線基板側に前記封止材が存在していることが、配線基板に対して補強材が絶縁されると共に衝撃を緩和できる点で望ましい。

【0022】そして、前記補強材の厚さ t と、前記配線基板とは反対側における前記封止材の厚さ d との比が、 $0 \leq d/t$ であって、好ましくは、前記 d/t が $0 < d/t \leq 5.1$ であることが、封止材の機械的強度を高め、反りを抑制できる点で望ましい。

【0023】また、前記補強材の幅 W と、前記補強材の外側方における前記封止材の幅 L との比が、 $0 \leq L/W$ であって、好ましくは前記 L/W が $0 < L/W \leq 20.0$ であることが、封止材の保護機能を確保できる点で望ましい。

【0024】また、前記補強材が分割されていてもよい。

【0025】この場合、前記補強材の外辺長さ A と、この補強材の外側方における前記封止材の幅 M との比が、 $0 \leq M/A$ であって、好ましくは前記 M/A が $0 < M/A \leq 0.61$ であることが、封止材の保護機能が確保されると共に封止材の機械的強度を高め、反りを抑制できる点で望ましい。

【0026】そして、接続孔又は導体パターンが形成された基体上に前記半導体チップが固定され、この半導体チップが前記導体パターンに接続されて前記接続孔に電気的に導通されていることが望ましい。

【0027】更に、前記半導体装置がLGA（Land Grid Array）又はBGA（Ball Grid Array）方式によって前記配線基板に接続されていることが望ましい。

【0028】以下、本発明の好ましい実施の形態を具体的に説明する。

【0029】実施の形態1

図1（図2のI-I線断面図）及び図2に、本発明を適用した本実施の形態によるLGA型のCSP半導体装置を示す。

【0030】この半導体装置3は、例えばサイズが5.9mm×5.9mm×0.8mmのシリコン製の集積回路半導体チップ（以下半導体チップと称する。）4が、これよりも平面的に一回り大きいサイズの間基板（インターポーザ）10上に固定されている。この中間基板10のサイズは、15mm×15mm×0.5mmのFR4基板（ガラス繊維強化エポキシ基板）に形成されており、中間基板10の上部全体は厚さ1.42mmのモールド樹脂9で封止され、半導体チップ4の側方において補強材19がモールド樹脂9に埋設され、従って、パッケージサイズは15mm×15mm×1.92mmに形成される。

【0031】中間基板10の表面には、半導体チップ4とこの反対側の下面にある外部接続端子である電極ランド13とを電気的に接続するために、多数の銅による導体パターン6及び8が形成されている。この一方の導体パターン（以下、スルーホール接続ランドと称する。）8は、中間基板10に形成されたスルーホール12上に位置し、それぞれスルーホール12に充填した導電ペースト14を介して下面の導体パターンである電極ランド13と接続される。各スルーホール接続ランド8及び電極ランド13は、それぞれのスルーホール12の位置に対応して、中間基板10の各辺に沿って連続的に配置されると共に、この半導体デバイス3では、その配列方向において2列に整列配置されている。

【0032】また、半導体チップ4の回路形成面の電極パッド5から延設した導体ワイヤ20の他端が、他方の導体パターン（以下、ワイヤ接続ランドと称する。）6に接続され、このワイヤ接続ランド6とスルーホール接続ランド8とは銅配線7（線幅は約0.04mm）で接続されている。各部の寸法は、スルーホール接続ランド8が約0.3mm²、ワイヤ接続ランド6は、幅が約0.1mm、長さが0.3mmとし、各スルーホール接続ランド8間のピッチは約0.5mmになっている。

【0033】そして、図2に示すように、スルーホール接続ランド8を形成した中間基板10の表面には、その全域に亘って、エポキシ系樹脂からなるはんだマスク11（図2では図示省略してある。）が塗布されるが、導体ワイヤ20のボンディングのために、ワイヤ接続ランド6上及び電極ランド13上のはんだマスク11がはんだによる接合のために除去されている。

【0034】半導体チップ4は、はんだマスク11の上に滴下された液状のエポキシ系樹脂からなるダイペースト17によって、中間基板10の上面中央部に接着さ

10

20

30

40

50

れ、半導体チップ4の表面には保護膜(図2では図示省略)18として変成ポリイミド系樹脂膜が厚み約 $20\mu\text{m}$ で均一に塗布される。そして、全体を覆うようにエポキシ系樹脂からなる厚さ 1.42mm のモールド樹脂9で全体を封止し、図示の如く、半導体チップ4の外側方のモールド樹脂9に補強材19が埋設されている。

【0035】即ち、この半導体装置3を構成する中間基板10、半導体チップ4及びモールド樹脂9はそれぞれ異なる材料からなり、熱膨張係数が異なるためマザー基板へ実装する際のリフロー加熱により、熱膨張係数の差に伴い図16に示したように反りが発生する。しかし半導体チップ4は、 0.035mm 以上の反りが発生すると、はんだによる接合が不十分になる可能性があり、 0.055mm 以上になると無視できない確率(約35%)ではんだ不良が発生し始めるため、反りの上限を 0.055mm とすべきである。このような反り防止のためにはモールド樹脂9に補強材19を内設するのが有効である。

【0036】図3はこの補強材19を示し、(a)は平面図、(b)及び(c)は側面図、(d)は補強材の断面図であって、樹脂封止状態におけるその近傍を含む断面図である。

【0037】この補強材19は、上記したパッケージサイズ($15\text{mm}\times 15\text{mm}\times 1.92\text{mm}$)及びチップサイズ($5.9\text{mm}\times 5.9\text{mm}\times 0.8\text{mm}$)からなる半導体装置が、製造時の半導体チップ4等の破損及び衝撃時の補強材19とモールド樹脂9との界面の剥離を防止しつつ、モールド樹脂の反りに対する機械的強度を高めるために、次の条件を満たすべくその厚さ t 及び幅 W 等が決められる。

- (1)、半導体チップ4と補強材19との距離が十分であること。
- (2)、補強材19とモールド樹脂9外側との距離(L)が十分であること。
- (3)、補強材19と中間基板10との距離(h)が十分であること。
- (4)、補強材19の厚さ(t)が十分であること。
- (5)、補強材19上にモールド樹脂9が十分な厚さ(d)で存在すること。

【0038】従って、上記の条件を満足させるために、補強材19の厚さ t と補強材上のモールド樹脂の厚さ d との比は、 $0\leq d/t$ が望ましく、更に d/t は $0< d/t\leq 5.1$ が好ましい。

【0039】また、補強材19の幅 W と補強材からパッケージ外側までの距離との比は $0\leq L/W$ が望ましく、更に L/W は $0< L/W\leq 20.0$ が好ましい。

【0040】そして、本実施の形態の半導体装置3は上記の条件の下で、例えば補強材19が次のように形成されている。即ち、モールド樹脂9の全体の厚み 1.42mm の中で、この補強材19は中間基板10の面に平行

な距離 h が約 0.2mm の位置に、図3(a)に示すように、外側の一边 W_1 が 13.0mm 、内側の一边 W_2 が 7.9mm の寸法で、厚さ t が 0.2mm 、幅 W が 0.3mm の断面の鉄製にて構成され、図3(d)に示すように、補強材19の上方のモールド樹脂9の厚み d が $0< d$ となるように、本実施の形態では 1.02mm 、補強材19の外側方のモールド樹脂9の幅 L が 1.0mm に形成されている。

【0041】このような補強材19としては膨張及び収縮し難い材料が選ばれ、熱膨張係数の小さい材料(例えばシリコン等)が好適に使用できる。そしてこのような材質の補強材の熱膨張係数は、望ましくは $1.0\sim 12.0\text{ppm}/^\circ\text{C}$ 、更に好ましくは $10.0\text{ppm}/^\circ\text{C}$ 以下であり、モールド樹脂9との熱膨張係数の差は、用いている材料の熱膨張係数以下で、インターポーザ基板の熱膨張係数より小さい程度($-1\sim -10\text{ppm}/^\circ\text{C}$ 位の差)が望ましい。

【0042】これにより、線膨張係数の小さい中間基板10と線膨張係数の大きいモールド樹脂9との膨張係数の差による反りが、モールド樹脂9の熱による膨張及び収縮に対する抵抗力が強化されるため、半導体チップ4の反りが抑制されて、はんだの接合不良による実装不良が減少して歩留りが向上すると共に、チェックや修正等の労力が削減され、温度変化に対する応力が減るため、はんだの負荷が減り実装信頼性を向上させることができる。

【0043】次に、図4及び図5により、本実施の形態の半導体装置3の製造方法を工程順に説明する。

【0044】まず、図4(a)に示すように、FR4からなる中間基板10に、スルーホール12を形成する。このスルーホール12は打ち抜き部材による打ち抜き加工、又はフォトリソグラフィ技術を用いて、下穴を空けておき、切削加工により形成することができる。

【0045】次いで、図4(b)に示すように、ディスプレイ16を用いてスルーホール12内に導電用ペースト14を充填後、中間基板10の両面に、銅箔15をラミネートする。

【0046】次いで、図4(c)に示すように、銅箔15の残すべき部分に対してマスキングを施し、その他の銅箔15の部分をフォトリソグラフィ技術を用いてエッチングし、中間基板10上に既述した寸法のワイヤ接続ランド6、スルーホール接続ランド8、配線7及び電極ランド13を形成する。

【0047】次いで、図4(d)に示すように、中間基板10の表面のワイヤ接続ランド6以外の部分に対し、また反対側では、電極ランド13以外の部分に対してはんだマスク11を塗布する。そして、露出したワイヤ接続ランド6及び電極ランド13にNi又はAuめっきを施す。

【0048】次いで、図4(e)に示すように、中間基

板 10 の半導体チップ 4 が搭載される領域 23 に、ダイスペンサ 16 によって、エポキシ系樹脂からなるダイペースト 17 を滴下塗布する。この場合、ダイペースト 17 が半導体チップ 4 の下に均一に広がるように、その量及び滴下位置を考慮する必要がある。

【0049】次いで、図 4 (f) に示すように、塗布した液状のダイペースト 17 が硬化する前に、上方より別途製造した半導体チップ 4 を一定の圧力で押し付け、ダイペースト 17 を半導体チップ 4 の下面全域に行き亘らせる。この状態で不図示のヒータ等により雰囲気温度を上げて、ダイペースト 17 を硬化させ、中間基板 10 上に半導体チップ 4 を固定する。本実施の形態では 160℃ までの温度を上げて固定した。半導体チップ 4 のサイズは、例えば 5.9 mm × 5.9 mm × 0.8 mm である。

【0050】次いで、図 5 (g) に示すように、半導体チップ 4 の電極パッド 5 とめっきしたワイヤ接続ランド 6 とを、導体ワイヤ 20 でボンディングする。

【0051】次いで、図 5 (h) に示すように、半導体チップ 4 上に、保護膜 18 として変成ポリイミド系樹脂膜を厚み約 20 μm になるように均一に塗布し、この状態で不図示のヒータ等により、雰囲気温度を上げてそれを定着させる。本実施の形態ではその温度を 160℃ とした。この保護膜 18 により、パッシベーションで半導体チップ 4 に耐水性を持たせることができる。

【0052】次いで、図 5 (i) に示すように、任意の高さまでモールド樹脂 9 を塗布し、半導体チップ 4 の側方に補強材 19 を配置する。本実施の形態ではモールド樹脂 9 の高さを 0.2 mm 程度とした。

【0053】次いで、図 5 (j) に示すように、これらの上に、更にモールド樹脂 9 を加え半導体チップ 4 を封止することにより、半導体装置 3 が完成する。

【0054】次いで、図 5 (k) に示すように、完成した半導体装置 3 をマザー基板である配線基板 2 に対し、半導体装置 3 の電極ランド 13 と配線基板 2 の電極パッド 22 とが、はんだバンプ 1 を介してリフロー処理によって接合される。

【0055】また、本実施の形態で用いたモールド樹脂 9 は、25℃ 時にヤング率が 980 kgf/mm²、線膨張係数が 16 ppm/℃、中間基板 10 はヤング率が 25℃ で 2345 kgf/mm²、線膨張係数が 13 ppm/℃、補強材 19 はヤング率が 25℃ で 20000 kgf/mm²、線膨張係数が 11.7 ppm/℃ の特性のものを用いた。

【0056】上記の如く製造した半導体装置 3 について、雰囲気温度が 183℃ 時で発生する反り量を測定（後述する実施の形態も同様）した。図 6、図 7 はその結果を示すグラフである。

【0057】モールド樹脂 9 に補強材 19 を埋設することによるモールド樹脂 9 の膨張及び収縮に対する強度

は、補強材 19 の厚み及び幅に依存する。即ち、補強材 19 自体の強度は、その厚みが小さければ幅で補え、幅が小さければ厚みで補うことが可能であり、このような補強材 19 自体の強度によってモールド樹脂 9 の膨張及び収縮に対する抵抗力が強化される。従って、補強材 19 を効果的にモールド樹脂 9 に内設することにより、モールド樹脂 9 の機械的強度が強化され、反りを抑制することができる。

【0058】このためには既述した補強材 19 の設置条件を満たすことが重要である。即ち、補強材 19 が薄ければ、それに相応してモールド樹脂 9 が厚くなり、補強材 19 によるモールド樹脂 9 の膨張及び収縮に対する抵抗力強化の効果が小さく、反りが増え易い。また、モールド樹脂 9 が薄ければ補強材 19 を厚く形成でき、モールド樹脂 9 の膨張及び収縮に対する抵抗力が強化され、反りは減るものの、モールド樹脂 9 の体積率が減少してモールド樹脂 9 に求められる保護機能が低下し易くなる。

【0059】そこで、補強材 19 の厚み t 及び幅 W と反り量との関係を示したのが図 6、図 7 のグラフであり、図 6 においては、補強材 19 の幅を 0.3 mm、0.6 mm、0.9 mm の 3 種類について厚みと反り量を測定した。なお、この反り量は半導体装置 3 の中心部の厚み方向への反り量である。

【0060】図 6 に示すように、半導体装置 3 の反りを反り量の上限 (0.055 mm) 以下に抑えるためには、補強材の厚み (t) は 0.2 mm 以上が必要であり、また、いずれも厚みが 0.2 ~ 0.3 mm で変曲点が現われ、それぞれの幅がその変曲点を境に急激にモールド樹脂 9 の強度が増す傾向が現われている。従ってこのグラフから、補強材 19 の厚みは 0.2 mm 以上が好ましく、更に好ましくは 0.8 mm が、モールド樹脂 9 の体積率を確保しつつ、しかも反り量を 0.035 mm 以下に抑えることができる点で好ましい。

【0061】上記のように図 6 から、補強材の厚みは 0.2 mm 以上が望ましく、これを基にモールド樹脂 9 と補強材 19 との厚さの比を求めることができる。即ち、図 3 (d) において、モールド樹脂全体の厚みが 1.42 mm、補強材と中間基板間の距離が 0.2 mm であるから、モールド樹脂の厚さ d と補強材の厚み t との比 (d/t) は、 $1.42 - 0.2 = 1.22$ (補強材の厚みの下限) / 0.2 (補強材の厚み下限) = $1.22 / 0.2 = 6.1$ … 比の上限。また、補強材を中間基板との距離 (0.2 mm) を除く厚さに設けると、 0 (モールド樹脂の厚さ) / 1.22 (補強材を形成可能な最大の厚み) = $0 / 1.22 = 0$ … 比の下限 (好ましくは 0 を含まず) となる。

【0062】図 7 は、補強材 19 の厚み t が 0.6 mm の場合、その補強材 19 の幅 W と半導体装置 3 の反り量を測定したグラフである。

【0063】この場合は図7に示すように、半導体装置3の反りを反り量の上限(0.055mm)以下に抑えるためには、補強材19の幅(W)は0.05mm以上が必要であるが、幅が0.3mmまでは急激に反り量を抑える効果が大きいものの、以後は幅の増大に伴う反り量の減少は緩やかになる傾向があることを示している。従ってこのグラフから、補強材19の幅Wは0.05~1.0mmが好ましく、更に好ましくは0.7mmが反り量を0.035mm以下に抑えることができる点でよい。

$$\{(15.0-13.0)/2\}/0.05=1.0/0.05$$

$$=20.0 \cdots \text{比の上限}$$

また、 $0/1.05=0 \cdots$ 比の下限(好ましくは0を含まず)となる。

【0065】なお、本実施の形態とは別に、補強材を設けずに半導体装置を作製し、上記した実施の形態の半導体装置と比較した。

【0066】その結果、補強材を設けないものは反り量が0.057mmであったのに対し、補強材19を設けた実施の形態のものは0.054mmとなり、5.0%の反り量を減少させることができた。

【0067】実施の形態2

図8に本実施の形態の補強材25を示す。図示の如く、本実施の形態は補強材25が分割された構造であるが、他は実施の形態1と同様に形成される。

【0068】即ち、図8(a)は中間基板10上における半導体チップ4に対する補強材25の位置関係を示す平面図、(b)は補強材25の個片を図示した拡大図、(c)は(b)の矢視方向の概略断面図であって、樹脂封止状態におけるその近傍を含む位置関係を示す図である。

【0069】本実施の形態の補強材25も上記した実施の形態1と同様に、上記したパッケージサイズ及びチップサイズによる半導体装置の製造時の破損及び衝撃による剥離を防止すると共に、モールド樹脂9の機械的強度を高め、その保護機能を低下させないために、次の条件を満たすように、厚さt及び幅(外辺部の長さ)A等が決められる。

(1)、半導体チップ4と補強材25との距離が十分であること。

(2)、補強材25とパッケージ側端との距離(M)が十分であること。

(3)、補強材25と中間基板10との距離(h)が十分であること。

(4)、補強材25の厚さ(t)が十分であること。

(5)、補強材25上にモールド樹脂9が十分な厚さで存在すること。

【0070】従って、上記の条件を満足させるために、補強材25の辺部の長さAと、その外側方におけるモールド樹脂の幅Mとの比は、 $0 \leq M/A$ が望ましく、更に

$$\text{その比}(M/A) \text{は、} 0.61/1.0 = 0.61 \cdots \text{比の上限}$$

い。

【0064】しかし、補強材19の外側方がモールド樹脂9で被覆されていることも不可欠の条件であり、図3(d)における補強材の幅Wとモールド樹脂の幅Lとの比を求めることができる。即ち、既述した如く、パッケージサイズが15mm角、補強材の外側の一辺(図3(a)参照)が13.0mm、及び補強材の幅の下限が0.05mm以上であるから、補強材の幅Wとモールド樹脂の幅Lとの比(L/W)は、

$$M/A \text{は } 0 < M/A \leq 0.61 \text{ が好ましい。}$$

【0071】図8(a)に示すように、この補強材25は分割された4つの個片からなり、半導体装置3の対角線上において中間基板10の四隅に配され、図8(b)に示すように個片の平面形状は、1辺の長さがAからなる外側辺に隣接する他の2辺が、B寸法(0.91mm)位置を結んで形成されたような5角形に形成される。

20 【0072】この補強材25のモールド樹脂9内における位置は図8(c)に示すように、中間基板10との距離hは実施の形態1とは異なる0.12mmであり、この補強材25の上方のモールド樹脂9の厚さd及び補強材19の外側方のモールド樹脂の幅M、補強材25の辺部の長さA及びその厚みtも実施の形態1とは異なる寸法に形成される。

30 【0073】そして、この場合も半導体装置3の反りをその上限(0.05mm)以下にするために、補強材25の中間基板10からの距離を0.12mm、モールド樹脂9の外側縁からの距離を0.61mmとされている。図9は、補強材25の厚みtを0.2mm及び0.6mmの2種類について、辺部の長さAと半導体装置3の反り量を測定したグラフである。

【0074】即ち、図9に示すように、いずれも辺部の長さ(補強材の幅)Aが増大するに伴って反り量は減少するが、辺部の長さAが約1mmにいずれも変曲点がみられる。このような現象を呈する条件下で、半導体チップ4の外側方のモールド樹脂9の領域において、半導体チップ4との間に少なくとも0.5mmの距離を保ち、更にモールド樹脂9の外側縁からの距離(0.61mm)を形成するためには、補強材25の辺部の長さAは1.0mm以上、6.0mm以下が好ましく、更に好ましくは6.0mmがよい。

【0075】上記のように、図9から辺部の長さAは1.0mm以上、6.0mm以下が望ましく、これを基に辺部の長さAとモールド樹脂の幅Mとの比を求めることができる。即ち、図8におけるMは0.61mm、図9における辺部の長さの下限(変曲点)は1.0mm、辺部の長さの上限は6.0mmであるから、

また0.61/6.0=0.102・・・比の下限

となる。但し、Mは0.61に固定されるものではなく、0.0mmまで許容されるため上記比の下限は0/6.0=0となる（好ましくは0を含まず）。

【0076】図10は、補強材25の幅（辺部の長さ）Aが3.6mmの場合の補強材25の厚みtとチップ4反り量の変化を示すグラフである。この例においても補強材の幅と厚みはその強度面で補完関係にあるため、図9の場合と同様の現象を示す。このグラフから、厚みは0.05～1.22mmが好ましく、更に好ましくは1.0mm程度が、反り量を0.035mm以下に抑えられる点で好ましい。

【0077】上記したように、本実施の形態の補強材25は4個片に分割された構造になっているが、これによりモールド樹脂9の機械的強度が向上して膨張及び収縮に対する抵抗力が増し、半導体装置3の反りを抑制することができる。

【0078】特に本実施の形態の補強材25は、図8に示すように対角線方向に個片の幅が大きいので、半導体装置3の対角線方向の耐反り性が優れ、半導体装置が反る場合に中央部がボール状に反る現象に対して、反りを抑制する力が実施の形態1よりも大きい。その結果、はんだの接合不良が減って歩留りが向上し、チェックや修正等の労力が削減されてコストダウンが図られ、温度変化による反りも減少するためはんだ接合部の負荷も軽減され、実装信頼性を一層向上させることができる。

【0079】以上、本発明の実施形態を説明したが、本発明は上記実施形態に限定されるものではなく、モールド樹脂9に補強材が内設され、それで反りを抑制することが重要であり、補強材はその形状、数量等に支配されるものではない。

【0080】上記した各実施の形態は本発明の技術的思想に基づいて種々に変形することができる。

【0081】例えば、実施の形態は補強の方法としてモールド樹脂9に鉄製の補強材を埋設したが、埋設する補強材は金属に限らず、モールド樹脂9よりも硬質の樹脂等であってもよい。

【0082】また、補強の方法としては補強材の埋設に限らず、例えば図11に示すように、光硬化性のモールド樹脂9Aを用いて封止した後に、部分的にマスク30を当てて必要な部分のみに紫外光等31で照射し、硬化部9A'を形成してもよい。

【0083】また、埋設する補強材も例えば図12に示すように分割した補強材26にしてもよい。図示の如く、この補強材26は実施の形態1に用いた補強材を分割、短縮してコーナー部に埋設するものである。

【0084】また、図13に示すように、実施の形態1と同形状の補強材27を斜めに配し、辺の中心を半導体チップ4の対角線上に位置して埋設することもでき、また、例えば図14に示すように、リング状の補強材28

を用いてもよい。

【0085】また、実施の形態はLGAタイプの例で説明したが、BGAタイプの実装は勿論、それ以外の異なる結合形態によってマザー基板に接合されるものにも適用することができる。

【0086】

【発明の作用効果】 上述した如く、本発明の半導体装置の実装方法及びその実装構造、半導体装置及びその製造方法は、封止材に補強部が内設されているので、封止材の機械的強度が強化され、熱によるこの封止材の膨張及び収縮に対する抵抗力が大きくなり、これによって反りを効果的に抑えることができ、従って、実装の接合信頼性を向上させることができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1によるLGAタイプの半導体装置（図2のI-I線断面図）である。

【図2】 同、半導体装置の一部を破断図示した斜視図である。

【図3】 同、実施の形態1による補強材を示し、（a）は平面図、（b）及び（c）は側面図、（d）は断面図であって、封止状態におけるその近傍を含む断面図である。

【図4】 同、半導体装置の製造工程を示す図である。

【図5】 同、半導体装置の他の製造工程を示す図である。

【図6】 同、実施の形態1による半導体装置についての測定結果を示すグラフである。

【図7】 同、実施の形態1による半導体装置についての測定結果を示す他のグラフである。

【図8】 本発明の実施の形態2による補強材を示し、（a）は中間基板上における半導体チップとの位置関係を示す平面図、（b）は補強材の個片の拡大図、（c）は（b）の矢視方向の概略断面図であって、封止状態におけるその近傍を含む位置関係を示す図である。

【図9】 同、実施の形態2による半導体装置についての測定結果を示すグラフである。

【図10】 同、実施の形態2による半導体装置についての測定結果を示す他のグラフである。

【図11】 本発明の実施の形態の変形例を示す断面図である。

【図12】 同、実施の形態の他の変形例を示す平面図である。

【図13】 同、実施の形態の他の変形例を示す平面図である。

【図14】 同、実施の形態の更に他の変形例を示す平面図である。

【図15】 従来例によるLGAタイプの半導体装置を示し、一部を破断図示した斜視図である。

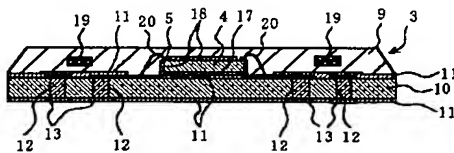
【図16】 リフロー加熱による半導体装置の反り及びは

んだバンプの接合不良を示す概略図である。

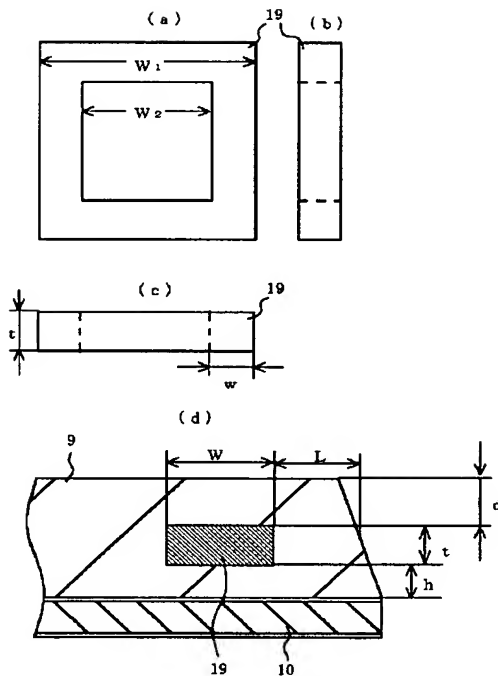
【符号の説明】

1…はんだペースト（はんだバンプ）、2…配線基板（マザー基板）、3…半導体装置、4…半導体チップ、5、22…電極パッド、6…ワイヤ接続ランド、7…配線、8…スルーホール接続ランド、9、9A…モールド樹脂、10…中間基板（インターポーザ）、11…はんだマスク、12…スルーホール、13…電極ランド、1

【図1】

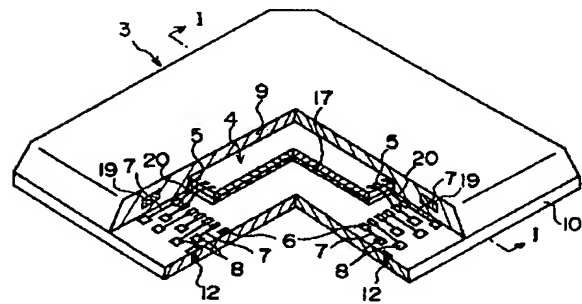


【図3】

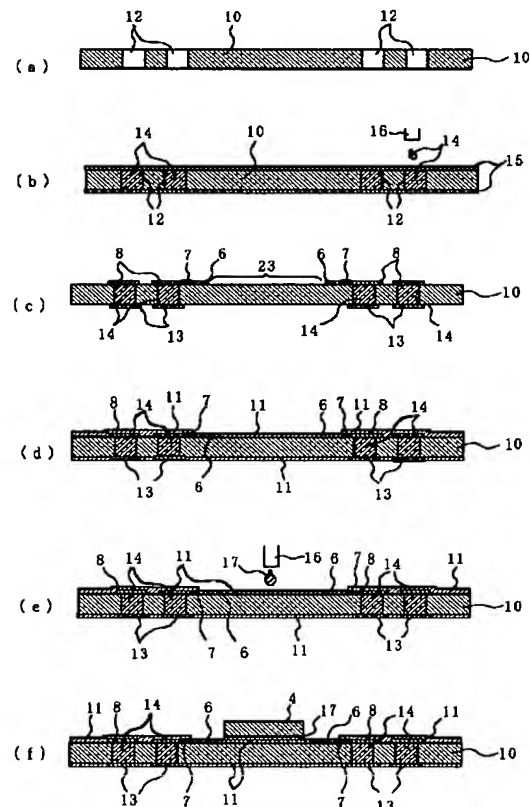


4…導電ペースト、15…銅箔、16…デイスペンサ、17…ダイペースト、18…保護膜、19、25、26、27、28…補強材、20…導体ワイヤ、23…チップ固定領域、30…マスク、31…紫外光、A…補強材の辺部の長さ、d…補強材上部のモールド樹脂厚み、h…補強材と中間基板との距離、L、M…補強材側方のモールド樹脂幅、W…補強材の幅、W1…補強材の外側幅、W2…補強材の内側幅、t…補強材の厚み

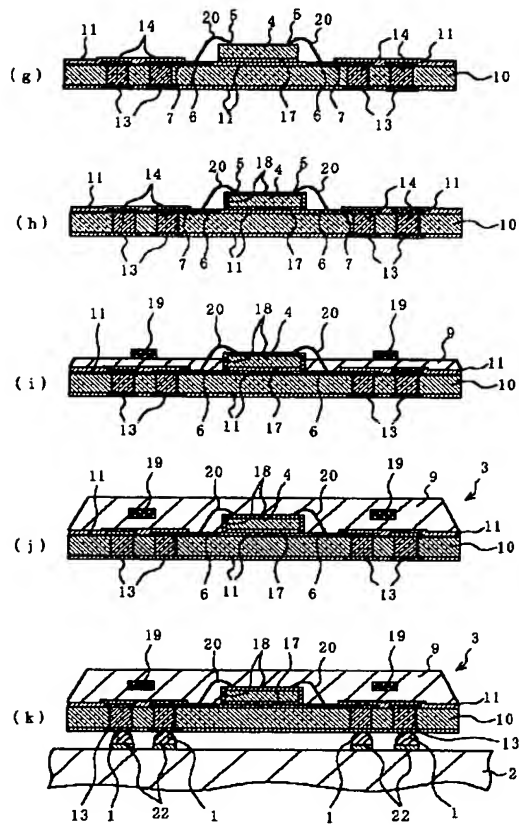
【図2】



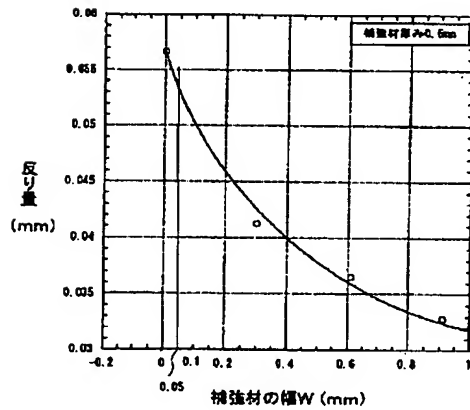
【図4】



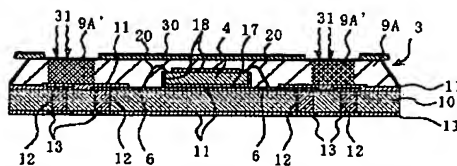
【図5】



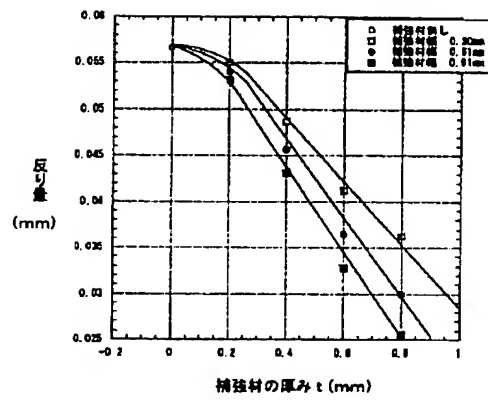
【図7】



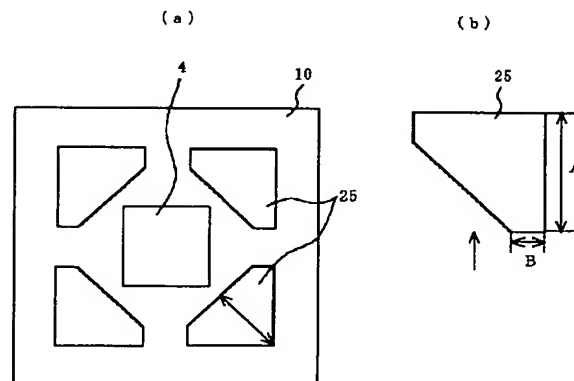
【図11】



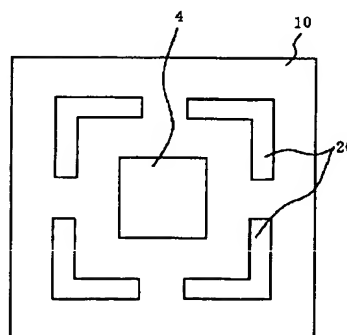
【図6】



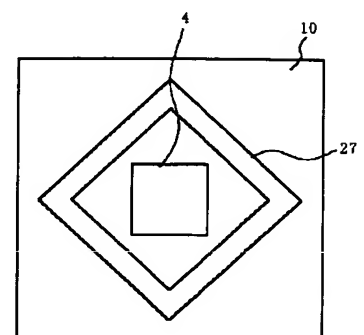
【図8】



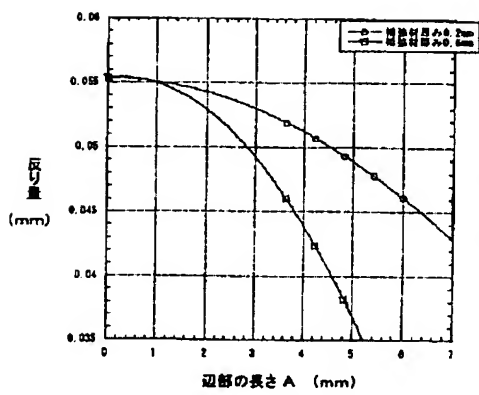
【図12】



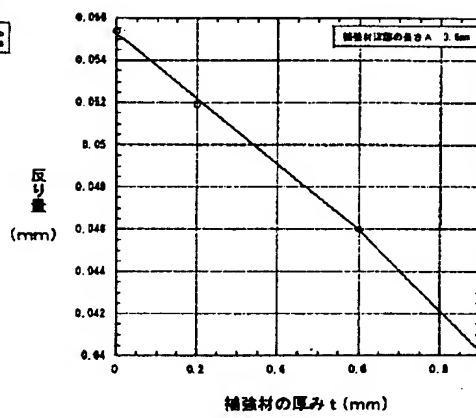
【図13】



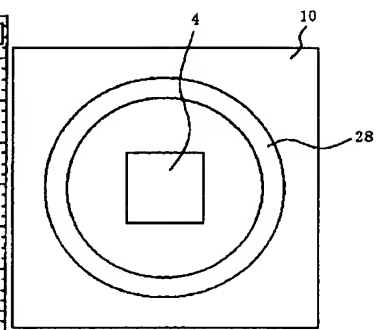
【図9】



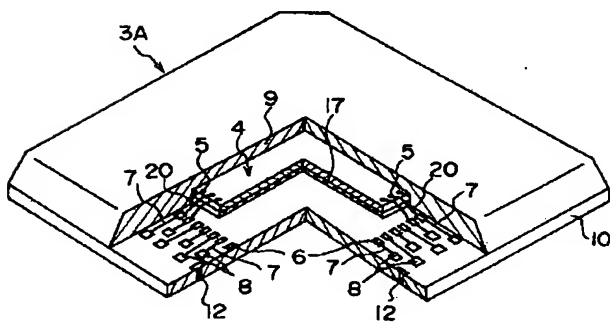
【図10】



【図14】



【図15】



【図16】

